

## Circuits intégrés

# Circuit intégré numérique résistant aux radiations

**Au cours de cette année, le LAPP a conçu et réalisé un nouveau circuit intégré numérique spécifique dans une technologie résistante aux radiations.**

**P**our cela, une méthodologie qui utilise une description des fonctions logiques à l'aide d'un langage de haut niveau, a été mise en œuvre et menée à son terme. Nous avons ainsi démontré qu'il est possible, et en fait relativement aisé, de remplacer des composants de type FPGA (Field Programmable Gate Array) par des circuits intégrés "custom". Depuis quelques années déjà, ces méthodes de conception ont fait leur apparition dans la réalisation de fonctions numériques complexes à base de circuits FPGA. Le concepteur ne dessine plus de schéma électrique ; il décrit des fonctions grâce à un langage de haut niveau, essentiellement VERILOG ou VHDL. Il utilise ensuite un logiciel appelé "synthétiseur" qui génère le schéma à partir des cellules de base disponibles dans le composant cible. Ce composant est alors programmé et testé. Les circuits électroniques directement implantés sur les détecteurs du futur collisionneur LHC (Large hadron Collider) du CERN seront soumis à de forts niveaux de radiations durant plusieurs années pendant leur fonctionnement. Les principaux constructeurs de FPGA proposent des familles de composants garanties comme résistantes aux radiations, mais à des prix qui rendent leur utilisation massive improbable dans la recherche civile actuelle. Le LAPP a donc choisi d'opter pour la réalisation de fonctions logiques complexes à l'aide de

circuits intégrés spécifiques produits dans une technologie durcie aux radiations. Cette technologie appelée Dmill, est commercialisée par le fondeur de silicium Atmel-Temic de Nantes. A l'origine, elle a été conçue par le CEA (Commissariat à l'Énergie Atomique) pour des applications militaires, mais elle est aujourd'hui accessible aux acteurs civils. Les circuits produits sont garantis par le fondeur jusqu'à des niveaux de radiation de 20MRad, ce qui est énorme. Le circuit numérique développé interprète le protocole spécifique des données du détecteur CMS (Compact Muon Solenoïde). Il a été décrit grâce au langage VERILOG, en environ 200 lignes de programme. Ensuite, le logiciel de synthèse SYNOPSIS a généré un schéma en ciblant sur la bibliothèque de portes logiques fournie par le fondeur. Dans un circuit intégré ne se trouvent finalement sur le silicium que les portes nécessaires à la fonction électrique du circuit. Ce circuit a été testé avec succès durant l'été grâce à un protocole de type VME. Notons qu'à notre connaissance, ce circuit est l'un des premiers à avoir été transféré depuis un circuit FPGA dans une technologie durcie aux radiations, grâce à une méthodologie de description de haut niveau, ce qui ouvre la voie à d'autres démarches semblables.

**Valérie Chambert-Hermel  
Nadia Fouque**

**LAPP**

**Tél : 04 50 98 10 76**

**Fax : 04 50 98 13 78**